

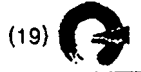
KOREAN PATENT ABSTRACTS XML 2(1-2)

Save



Please Click here to view the drawing

Korean FullDoc



KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020030094437 A
 (43)Date of publication of application: 12.12.2003

(21)Application number: 1020020031246
 (22)Date of filing: 04.06.2002
 (51)Int. Cl: H04B 1 /40

(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
 (72)Inventor: KWON, DAE HEON

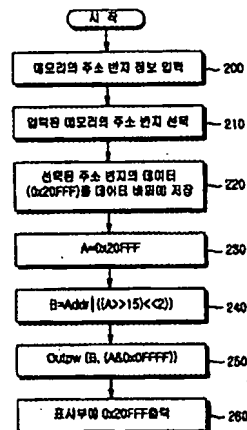
(54) APPARATUS AND METHOD FOR TRANSMITTING DATA IN PORTABLE PHONE

(57) Abstract:

PURPOSE: An apparatus and method for transmitting data in a portable phone is provided to output data at a cycle without reconfiguration for the extension of a data bus in the case of transmitting data of 16 bits and above to the display part of a portable terminal.

CONSTITUTION: The address number information of a memory storing the data to be outputted to a display part is inputted to address numbers A0 through A17(200). A decoder in a microprocessor selects an inputted address

number from the memory(210) and outputs the data(0x2FFF) of the selected address number to the data buffer of the microprocessor(220). The 18-bit data(0x2FFF) stored in the data buffer are stored in the variable A of a register(230). A control unit controls a register and an operation equipment, operates the data(0x2FFF) stored in variable A, and stored the operated data in variable B(240). The control unit outputs lower 16-bit data 0x0FFF, outputted by the AND operation of the data(0x2FFF) stored in variable B and the maximum value(0x0FFFF) of the memory chip storing the data to be outputted to the display part, and the data stored in variable B at the same time(250). The data stored in variable B and the lower 16-bit data(0x0FFF) are transmitted to the display part address buses A2 through A3 and a data bus respectively at the same time(260).



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
H04B 1/40

(11) 공개번호 특2003-0094437
(43) 공개일자 2003년12월12일

(21) 출원번호 10-2002-0031246
(22) 출원일자 2002년06월04일
(71) 출원인 삼성전자주식회사
(72) 발명자 경기도 수원시 영통구 매탄동 416
권대현
(74) 대리인 경성북도실업군북삼면인동리화전금봉타운103동508호
이건주

심사청구 : 있음

(54) 휴대용 전화기의 데이터 전송 장치 및 방법

요약

본 발명은 휴대용 전화기의 데이터 전송 장치가 데이터를 저장하고 프로그램의 실행 중에 사용되며 고속 액세스를 할 수 있는 레지스터, 산술연산 및 논리 연산을 행하는 연산장치, 명령을 해석 및 실행하는데 필요한 컴퓨터 내부의 유닛들 사이의 데이터의 흐름을 제어하는 제어장치로 구성되어 8비트 또는 16비트 데이터만 입출력이 가능한 마이크로프로세서와, 프로그램과 프로그램을 처리하는 데이터를 보관하는 메모리와, 16비트 이상의 데이터로 액세스할 수 있는 표시부와, 상기 마이크로프로세서와 메모리 그리고 입출력간의 데이터 전송에 사용하는 양방향 신호선인 데이터버스와, 상기 마이크로프로세서와 메모리를 연결하며 메모리 주소를 전송 및 상기 데이터버스와 함께 상기 표시부에 데이터를 전송하는 어드레스버스와, 상기 데이터를 전송하는 어드레스버스에 설치된 다이오드로 구성된 것을 특징으로 한다.

도면

52

제1도

데이터 버스, 어드레스 버스, 마이크로 프로세서

발명자

도면의 간단한 설명

도 1은 본 발명의 실시예에 따라 휴대용 전화기의 표시부에 데이터를 전송하는 장치의 구성을 도시하는 도면.

도 2는 본 발명의 실시예에 따라 휴대용 전화기의 표시부에 데이터 전송시 데이터버스와 어드레스버스가 동시에 데이터 전송을 수행하는 흐름도.

도 3은 본 발명의 실시예에 따라 누설자극을 제거하기 위한 휴대용 전화기의 마이크로프로세서가 표시부에서 데이터를 리드(Read)하는 방법을 나타낸 도면.

발명의 상세한 설명

발명의 목적

본 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 휴대용 단말기에 관한 것으로, 특히 16비트 이상의 데이터를 1사이클에 출력하는 휴대용 전화기의 데이터 전송 장치 및 방법에 관한 것이다.

휴대용 전화기의 표시부에 데이터를 전송하는 마이크로프로세서의 데이터버스는 8비트 또는 16비트의 데이터만을 전송할 수 있도록 고정되어 있다. 그러므로 상기 데이터버스로 고정된 8비트 또는 16비트보다

큰 비트들을 전송할 경우, 데이터버스를 확장하기 위하여 마이크로프로세서의 데이터버스를 재구성하거나 상기 비트들을 분할하여 2사이클 이상으로 휴대용 전화기에 전송하여야 한다. 예를 들어, 1픽셀의 구성이 16비트의 휴대용 전화기의 표시부는 16비트 데이터가 데이터버스를 통해 1사이클에 전송되므로써 65k 칼라가 출력된다. 그러나 1픽셀의 구성이 18비트의 휴대용 전화기의 표시부에서는 데이터버스를 통해 먼저 16비트를 보낸 후 나머지 2비트를 보내는 2사이클에 18비트가 전송되므로써 260k 칼라가 출력된다.

상기와 같이 18비트의 데이터를 데이터버스를 통해 2사이클에 전송 할 경우, 마이크로프로세서가 상당히 빠른 속도로 액세스가 가능하면 큰 문제를 유발하지 않지만 상기 마이크로프로세서가 느린 속도로 휴대용 전화기의 표시부에 액세스된다면 1사이클과 2사이클의 출력 속도에서 문제가 발생하여 화면에 출력되는 속도는 더욱 느려지게 되며, 록업(LOCKUP)등이 발생 될 우려가 있었다.

본 발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 휴대용 단말기의 표시부에 16비트 이상의 데이터 전송시 데이터버스의 확장을 위한 재구성 없이 1사이클에 데이터를 출력 할 수 있는 장치 및 방법을 제공함에 있다.

상기 목적을 달성하기 위한 휴대용 전화기의 데이터 전송 장치가 데이터를 저장하고 프로그램의 실행 중에 사용되며 고속 액세스를 할 수 있는 레지스터; 산술연산 및 논리 연산을 행하는 연산장치; 명령을 해석 및 실행하는데 필요한 컴퓨터 내부의 유닛들 사이의 데이터의 흐름을 제어하는 제어장치;로 구성되어 8비트 또는 16비트 데이터만 입출력이 가능한 마이크로프로세서와, 프로그램과 프로그램을 처리하는 데이터를 보관하는 메모리와, 16비트 이상의 데이터로 액세스할 수 있는 표시부와, 상기 마이크로프로세서와 메모리 그리고 입출력간의 데이터 전송에 사용하는 양방향 산술연산 데이터버스와, 상기 마이크로프로세서와 메모리를 연결하여 메모리 주소를 전송 및 상기 데이터버스와 함께 상기 표시부에 데이터를 전송하는 어드레스버스와, 상기 데이터를 전송하는 어드레스버스에 설치된 다이오드로 구성된 것을 특징으로 한다.

또한, 상기 목적을 달성하기 위하여, 휴대용 전화기의 데이터 전송 방법이 16비트 이상의 데이터 출력시, 출력될 데이터가 있는 메모리의 주소 번지정보가 입력되는 과정과, 상기 입력된 메모리의 주소번지제 해당하는 데이터를 선택하는 과정과, 상기 선택된 16비트 이상의 데이터들을 데이터버스로 출력하는 과정과, 상기 데이터버스에 출력된 16비트 이상의 데이터들을 변수에 저장하는 과정과, 시프트 연산을 이용하여, 상기 변수에 저장된 16비트 이상의 데이터들 중 하위 16비트 데이터들을 제거하고 남은 상위 비트 데이터들을 데이터가 전송될 어드레스버스에 맞춘 후, 상기 데이터가 전송될 어드레스값과 논리합으로 연산하여, 변수에 저장하는 과정과, 상기 변수에 저장된 16비트 이상의 데이터와 출력될 데이터가 있는 메모리들의 최댓값을 논리합으로 연산하여 나온 하위 16비트 데이터는 데이터버스를 통해, 상기 변수에 저장된 데이터는 데이터가 전송될 어드레스버스를 통해 동시에 표시부로 전송하는 과정으로 이루어짐을 특징으로 한다.

본 발명의 구성 및 작동

이하 본 발명의 바람직한 실시예들의 상세한 설명이 첨부된 도면들을 참조하여 설명될 것이다.

본 발명의 실시예에 따라 데이터 전송 장치는 휴대용 전화기로 가정하여 설명될 것이다. 그러나 본 발명의 실시예에 따른 장치 및 방법은 휴대용 전화기 이외에 데이터를 전송하여 출력되는 일반적인 통신장치에도 동일하게 적용할 수 있다.

도 1은 본 발명의 실시예에 따라 휴대용 전화기의 표시부에 데이터를 전송하는 장치의 구성도이다. 또한, 상기 도 1의 실시예에서 18비트의 데이터가 표시부에 전송되는 것을 보여주고 있다.

상기 도 1을 참조하면, 마이크로프로세서100은 휴대용 전화기의 전반적인 동작을 제어하는 기능을 수행한다. 즉 메모리로부터 프로그램의 각 명령을 판독해 그것을 해석하고 어느 데이터에 어떤 처리를 해야하는가 판단해서 그것을 실행하고, 다음에 실행해야 할 명령을 결정한다. 상기 마이크로프로세서는 레지스터 101, 연산장치102, 및 제어장치103으로 구성된다. 상기 장치들은 서로 접속되어 있기도 하고, 입출력 포트와 메모리에도 데이터버스에 액세스, 접속되어 있다. 상기 레지스터101은 데이터를 보관하는 작은 메모리로 프로그램의 실행 중에 사용되며 고속 액세스를 할 수 있다. 또한 본 발명의 실시예에 따라 16비트 이상의 데이터가 1사이클에 데이터버스와 어드레스버스를 통해 출력되도록 연산장치102가 의해 상기 16비트 이상의 데이터를 연산시 변수값이 저장된다. 상기 연산장치102는 가산이나 승산 등의 산술연산을 행한다. 또한 레지스터 내의 하나 혹은 두 개의 값 사이에서 AND조작과 같은 연산을 행한다. 또한 본 발명의 실시예에 따라 16비트 이상의 데이터가 1사이클에 데이터버스와 어드레스버스를 통해 출력되도록 상기 레지스터101과 연산장치102를 제어한다.

메모리120은 프로그램 메모리 및 데이터 메모리들로 구성될 수 있다. 상기 프로그램 메모리에는 휴대용 전화기의 일반적인 동작을 제어하기 위한 프로그램들을 저장할 수 있으며, 상기 데이터 메모리에는 상기 프로그램들을 수행하는 중에 발생하는 데이터들을 일시 저장하는 기능을 수행한다. 또한, 상기 마이크로프로세서에 의해 사용되며 마이크로프로세서의 명령어 또는 데이터를 기억한다. 상기 메모리에는 RAM(Random Access Memory)과 ROM(Read Only Memory)이 있다.

표시부130은 마이크로프로세서100의 제어에 의해 수행되고 있는 상태 및 통화기능, 수행시 사용자의 키 조작 상태를 표시한다. 또한 본 발명의 실시예에 따라 16비트 이상의 데이터로 액세스할 수 있으며, 데이터

버스와 어드레스버스에 의해서 16비트 이상의 데이터를 1사이클에 받아 표시한다.

데이터버스140은 상기 마이크로프로세서와 메모리 그리고 입출력간의 데이터전송에 사용하는 양방향 신호선이다. 어드레스버스150은 상기 마이크로프로세서100과 메모리120을 연결하여 메모리 주소로 전송하거나, 상기 데이터버스140이 16비트 데이터를 표시부에 전송할 때 동시에 나머지 비트들을 상기 표시부130으로 전송한다. 다이오드160은 상기 마이크로프로세서100이 데이터를 전송하는 어드레스버스151을 통해 상기 표시부130으로부터 데이터를 리드(Read)하는 것을 방지하기 위하여 데이터를 전송하는 어드레스버스151에 설치된다. 키입력부170은 숫자 및 문자 정보를 입력하기 위한 키를 및 각종 기능들을 설정하기 위한 기능키들을 구비한다.

상기 도 1을 참조하여 16비트 이상의 데이터가 휴대용 전화기의 표시부에 전송되는 동작을 살펴보면, 먼저 어드레스버스150중 표시부130에 데이터 전송시 사용되지 않거나 타이밍에 적합한 어드레스버스151을 임의로 설정하여 역전압에 따른 누설전류 발생을 방지하기 위한 다이오드 설치한다.

키입력부170의 조작으로 표시부130에 출력될 데이터가 있는 메모리의 주소 번지정보가 어드레스번지150에 입력된다. 상기 마이크로프로세서100에 있는 디코더는 상기 어드레스번지150에 입력된 메모리의 주소번지를 선택하여, 선택된 주소 번지의 데이터를 상기 메모리120의 버퍼를 거쳐 마이크로프로세서100의 데이터 버퍼로 출력한다. 상기 마이크로프로세서의 제어장치103은 레지스터101과 연산장치102가 상기 데이터버퍼에 저장된 16비트 이상의 데이터를 데이터버스가 전송할 하위 16비트 데이터와 어드레스버스가 전송할 나머지 상위 비트들로 분리하도록 제어한다. 상기 데이터버스140과 어드레스버스150은 16비트 이상의 데이터를 표시부130에 동시에 전송한다.

도 2는 본 발명의 실시예에 따라 휴대용 전화기의 표시부에 데이터 전송시 데이터버스와 어드레스버스가 동시에 데이터 전송을 수행하는 흐름도이다. 상기 도2의 실시예에서는 CS(Chip Selection)이 0x0000 ~ 0x0FFF까지 사용 가능한 휴대용 전화기의 표시부에 260k 할라를 출력하기 위해 16비트의 데이터인 0x20FFF를 전송하며, 어드레스버스 $A_0 \sim A_7$ 중 $A_2 \sim A_6$ 를 데이터 전송하는 어드레스버스로 설명한다. 상기 데이터를 전송하는 어드레스버스는 데이터버스가 표시부에 데이터 전송시 타이밍이 적절하거나 사용되지 않고 있는 어드레스버스를 선택할 수 있다.

이하 본 발명의 실시예를 도 1의 참조와 함께 상세히 설명한다.

키입력부170의 조작으로 200단계에서 표시부130에 출력될 데이터가 있는 메모리의 주소 번지정보가 어드레스번지 $A_0 \sim A_7$ 150에 입력된다. 상기 마이크로프로세서100에 있는 디코더는 210단계에서 상기 어드레스번지 $A_0 \sim A_7$ 150에 입력된 주소번지를 메모리120에서 선택한다. 선택된 메모리120의 주소번지의 데이터를 220단계에서 상기 메모리120의 버퍼를 거쳐 마이크로프로세서100의 데이터버퍼로 출력한다.

상기 220단계에서 데이터버퍼로 저장된 16비트의 데이터 0x2FFF를 230단계에서 레지스터101의 변수A에 저장한다. 제어장치103은 240단계에서 레지스터102와 연산장치102를 제어하여 상기 230단계에서 레지스터101의 변수A에 저장된 0x2FFF를 연산한다. 먼저, 0x2FFF를 오른쪽으로 15만큼 시프트 연산을 하여 하위 16비트 인 0x0FFF를 제거한다. 남은 상위 두 비트 0x2를 어드레스버스 $A_2 \sim A_6$ 151 맞추기 위해 왼쪽으로 2만큼 시프트 연산한다. 그런 후, 상기 어드레스버스 $A_2 \sim A_6$ 의 어드레스값인 Addr과 논리합으로 연산하여 레지스터의 변수B에 저장한다.

250단계에서는, 상기 230단계에서 변수A에 저장된 0x2FFF를 표시부130에 출력될 데이터가 있는 메모리 범의 최대값인 0x0FFF와 논리곱으로 연산하여 나온 하위 16비트 데이터 0x0FFF과, 상기 240단계에서 변수B에 저장된 데이터를 동시에 출력한다.

상기 250단계에서 상기 240단계에서 변수B에 저장된 데이터는 어드레스버스 $A_2 \sim A_6$ 151을 통해, 하위 16비트 데이터 0x0FFF은 데이터버스140을 통해 동시에 표시부130으로 전송되어 표시되는 260단계로 진행된다.

어드레스버스150은 아웃풋(output)전용이므로 데이터를 리드(Read)할 경우 역전압에 따른 누설전류가 발생한다. 그러므로, 데이터를 전송하는 어드레스버스 $A_2 \sim A_6$ 151에 설치된 다이오드160은 상기 마이크로프로세서100이 데이터를 전송하는 어드레스버스 $A_2 \sim A_6$ 151을 통해 상기 표시부130으로부터 데이터를 리드(Read)하는 것을 방지한다.

그러나, 마이크로프로세서100이 표시부130을 리드(Read)할 필요가 없거나, 표시부130의 데이터(0x0x)가 리드(Read)만 하는 포트라면 다이오드160을 제거해도 무방하다.

도 3은 본 발명의 실시예에 따라 누설전류를 제거하기 위한 휴대용 전화기의 마이크로프로세서가 표시부에서 데이터를 리드(Read)하는 방법을 나타내고 있다.

상기 마이크로프로세서100이 로직하이(Logic High)상태인 어드레스버스 $A_2 \sim A_6$ 151을 통해 상기 표시부130으로부터 리드 액세스(Read Access)를 하면, 상기 어드레스버스 $A_2 \sim A_6$ 151을 통해 출력되는 데이터(0x0x)는 로직로우(Logic Low) 또는 로직하이(Logic High)로 출력될 것이다.

이때, 상기 데이터(016-017)가 로직하이(Logic High)로 출력되었을 경우에는 문제가 없지만, 로직로우(Logic Low)로 출력될 경우에는 로직하이(Logic High) 출력된 어드레스 버스 $A_2 \sim A_6$ 151이 강제적으로 로직로우(Logic Low)로 되는 현상이 나타나 누설전류 및 이상작동이 발생된다.

이를 방지하기 위해 도 3에서와 같이, 마이크로프로세서100이 표시부130의 데이터를 리드(Read)할 때 상기 마이크로프로세서100은 300단계에서 리드(Read)할 주소번지($A_2 \sim A_6$)의 데이터 0x20000을 저장한다. 상기 선택된 주소번지($A_2 \sim A_6$)의 데이터 0x20000은 301단계에서 레지스터101의 변수C에 저장된다. 제어장치103은 302단계에서 레지스터101과 연산장치102를 제어하여 상기 301단계에서 레지스터101의 변수C에 저장

된 주소변지($A_2 \sim A_4$)의 데이터 0x2000을 0x0FFF와 논리곱으로 연산하여 상기 주소변지($A_2 \sim A_4$)값을 0'으로 만든다.

상기와 같이 어드레스버스 $A_2 \sim A_4$ 151를 로직로우(Logic Low)로 주소를 출력함으로써, 리드(Read)에 따른 표시부130의 출력이 로직로우(Logic Low) 혹은 로직하이(Logic High)에 관계없이 정상작동이 가능하다.

발명의 효과

즉, 상술한 바와 같이 본 발명은, 휴대용 전화기의 표시부에 16비트 이상의 데이터를 데이터버스와 어드레스버스를 통해 1사이클에 전송함으로써, 데이터버스의 확장을 위한 재구성 없이 화면에 출력되는 속도를 증가시킬 수 있다.

또한, 데이터 전송을 하는 어드레스버스에 다이오드를 설치함으로써, 상기 데이터 전송을 하는 어드레스버스 통해 데이터 리드(Read)시 발생하는 역전압에 따른 누설전류를 막을 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1

휴대용 전화기의 데이터 전송 장치에 있어서,

데이터를 저장하고 프로그램의 실행 중에 사용되며 고속 액세스를 할 수 있는 레지스터;

산술연산 및 논리 연산을 행하는 연산장치;

명령을 해석 및 실행하는데 필요한 컴퓨터 내부의 유닛 사이의 데이터의 흐름을 제어하는 제어장치;로 구성되어 8비트 또는 16비트 데이터만 입출력 가능한 마이크로프로세서와,

프로그램과 프로그램을 처리하는 데이터를 보관하는 메모리와,

16비트 이상의 데이터로 액세스할 수 있는 표시부와,

상기 마이크로프로세서와 메모리 그리고 입출력간의 데이터 전송에 사용하는 양방향 신호선인 데이터버스와,

상기 마이크로프로세서와 메모리를 연결하여 메모리 주소를 전송 및 상기 데이터버스와 함께 상기 표시부에 데이터를 전송하는 어드레스버스와,

상기 마이크로프로세서가 데이터를 전송하는 어드레스버스를 통해 데이터를 리드(read)하는 것을 방지하기 위해 상기 데이터를 전송하는 어드레스버스에 설치된 다이오드로 구성된 것을 특징으로 하는 휴대용 전화기의 데이터 전송 장치.

청구항 2

휴대용 전화기의 데이터 전송 방법에 있어서,

16비트 이상의 데이터 출력시, 출력될 데이터가 있는 메모리의 주소 변지정보가 입력되는 과정과,

상기 입력된 메모리의 주소변지에 해당하는 데이터를 선택하는 과정과,

상기 선택된 16비트 이상의 데이터를 데이터버퍼로 출력하는 과정과,

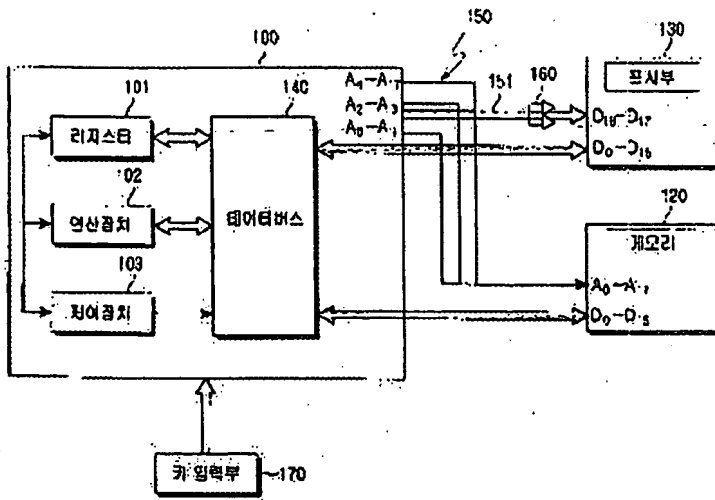
상기 데이터버퍼에 출력된 16비트 이상의 데이터를 변수에 저장하는 과정과,

시프트 연산을 이용하여, 상기 변수에 저장된 16비트 이상의 데이터를 중 하위 16비트 데이터를 제거하고 남은 상위 비트 데이터를 데이터가 전송될 어드레스버스에 맞춘 후, 상기 데이터가 전송될 어드레스버스값과 논리합으로 연산하여 변수에 저장하는 과정과,

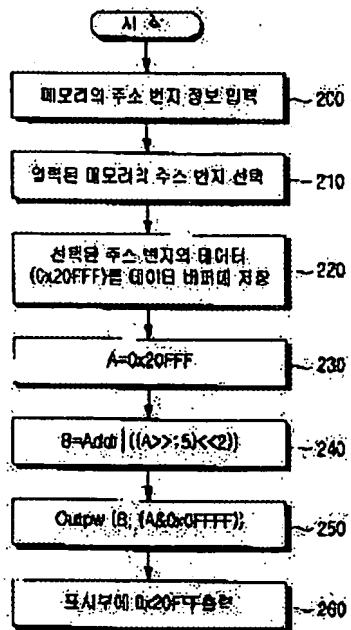
상기 변수에 저장된 16비트 이상의 데이터와 출력할 데이터가 있는 메모리현의 최대값을 논리곱으로 연산하여 나온 하위 16비트 데이터는 데이터버스를 통해, 상기 변수에 저장된 데이터는 데이터가 전송될 어드레스버스를 통해 동시에 표시부로 전송하는 과정으로 이루어짐을 특징으로 하는 휴대용 전화기의 데이터 전송 방법.

도면

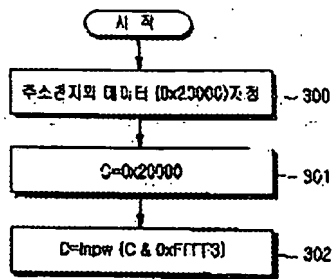
도면 1



도면 2



도면3



PTO 07-2846

CC=KR DATE=20031212 KIND=A
PN=2003-0094437

DEVICE AND METHOD FOR TRANSMITTING DATA IN WIRELESS TELEPHONE
[Hyudaiyong Chunhwakiui Data Chunsong Changchi Mit Pangbop]

Dai Hun Kwon

UNITED STATES PATENT AND TRADEMARK OFFICE
Washington, D.C. March 2006

Translated by: FLS, Inc.

| | | |
|------------------------------|--------|---|
| PUBLICATION COUNTRY | (19): | KR |
| DOCUMENT NUMBER | (11): | 2003-0094437 |
| DOCUMENT KIND | (12): | A |
| PUBLICATION DATE | (43): | 20031212 |
| APPLICATION NUMBER | (21): | 10-2002-0031246 |
| DATE OF FILING | (22): | 20020604 |
| INTERNATIONAL CLASSIFICATION | (51): | H04B 1/40 |
| INVENTORS | (72): | DAI HUN KWON |
| APPLICANT | (71): | SAMSUNG ELECTRONICS CO., LTD. |
| TITLE | (54): | DEVICE AND METHOD FOR TRANSMITTING DATA IN WIRELESS TELEPHONE |
| FOREIAN TITLE | (54A): | HYUDAIYONG CHUNHWAKIUI DATA CHUNSONG CHANGCHI MIT PANGBOP |

Abstract

/1*

The present invention deals with a device for transmitting data in wireless telephone comprising a register that can store data, be used during program execution, and perform high speed access, an arithmetic unit that performs arithmetic operation and logical operation, a controller that controls flow of data among units in a computer required to translate and execute commands, a microprocessor in which only 8-bit or 16-bit data can be used for input/output (I/O), a memory in which programs and data processing a program are stored, a display part that can be accessed with 16-bit or higher data, a data bus that is a two-way signal line used for data transmission among said microprocessor, memory, and I/O, and an address bus that connects said microprocessor and memory to transmit memory addresses and transmits data to said display part together with said data bus, and a diode that is installed at an address bus transmitting said data.

Representative Diagram

Figure 2

Keywords

data bus, address bus, microprocessor

Specification

Brief Description of the Drawings

Figure 1 is a drawing illustrating the configuration of the

* Numbers in the margin indicate pagination in the foreign text.

device that transmits data to the display part of a wireless telephone according to an example of the present invention.

Figure 2 is a flow diagram in which a data bus and an address bus simultaneously transmit data during data transmission to the display part of a wireless telephone according to an example of the present invention.

Figure 3 is a drawing showing the method by which the microprocessor of a wireless telephone intended to remove leakage magnetic field reads data from its display part according to an example of the present invention.

Detailed Description of the Invention

/2

Objective of the Invention

Technology to Which the Invention Belongs and Available Art of the Field

The present invention deals with a portable terminal and specifically with the apparatus and method for transmitting data of a wireless telephone that outputs 16-bit or higher data in one cycle.

The data bus of a microprocessor that transmits data to the display part of a wireless telephone is fixed so as to transmit 8-bit or 16-bit data only. Therefore, if bits that are larger than 8-bit or 16-bit fixed by said data bus are transmitted, the data bus of a microprocessor must be reconfigured or said bits divided to expand the data bus and then transmitted to a wireless telephone in 2 cycles or higher. For example, for the display part of a wireless telephone

whose configuration of 1 pixel is 16 bits, 16-bit data are transmitted through a data bus in 1 cycle so 65K colors are sent as output. However, for the display part of a wireless telephone whose configuration of 1 pixel is 18 bits, 16 bits are sent through a data bus first and then remaining 2 bits are sent, so 18 bits are transmitted in 2 cycles, which outputs 260k colors.

If 18-bit data are transmitted through a data bus in 2 cycles as in the above, no significant problems are incurred as long as its microprocessor can be accessed at significantly fast speed. However, if said microprocessor is accessed by the display part of a wireless telephone at slow speed, problems with output speed of 1 cycle and 2 cycles are incurred, and the speed of screen output becomes slower, which could cause lockup, etc.

Technical Task of the Invention

Therefore, the objective of the present invention is to provide a device and a method that enables to output data in one cycle without reconfiguring for data bus expansion when 16-bit or higher data are transmitted to a display part in a wireless terminal.

To achieve the objective above, the data transmission device in a wireless telephone is comprised of a register that can store data, be used during program execution, and perform high speed access, an arithmetic unit that performs arithmetic operation and logical operation, a controller that controls flow of data among units in a computer required to translate and execute commands, a microprocessor

in which only 8-bit or 16-bit data can be used for input/output (I/O), a memory in which programs and data processing a program are stored, a display part that can be accessed with 16-bit or higher data, a data bus that is a two-way signal line used for data transmission among said microprocessor, memory, and I/O, and address bus that connects said microprocessor and memory to transmit memory addresses and transmits data to said display part together with said data bus, and a diode that is installed at an address bus transmitting said data.

In addition, to achieve the objective above, the method for transmitting data in a wireless telephone is comprised of a process in which address information of the memory with the data output is entered, a process in which data applicable to said address information of the memory entered is selected, a process in which said selected data of 16 bits or higher are sent as output to a buffer, a process in which said data of 16 bits or higher sent to a buffer as output are stored in a variable A, a process in which a shift operation is used to remove lower 16-bit data from the data of 16 bits or higher stored in said variable A, remaining upper bit data are matched with an address bus to which data will be transmitted, and a logical operation with an address value with which said data will be transmitted, is carried out and stored in a variable B, and a process in which data of 16 bits or higher stored in said variable A and the maximum value of the memory chip with data output are subject

to a logical manipulation operation, and resulting lower 16-bit data are transmitted to a display part through a data bus, while the data stored in said variable B are transmitted simultaneously to a display part through the address bus to which data will be transmitted.

Configuration and Action of the Invention

In the following are described preferred examples of the present invention in detail referring to the drawings attached.

According to the examples of the present invention its data transmission device is assumed to be a wireless telephone and described. However, the device and method according to the example of the present invention may also be applied to general communication devices other than a wireless telephone that transmit and output data.

Figure 1 is a drawing illustrating the configuration of the /3 device that transmits data to the display part of a wireless telephone according to an example of the present invention. In addition, it is shown in the example of Figure 1 above that 18 bits of data are transmitted to a display part.

Referring to Figure 1 above, a microprocessor 100 performs the function to control overall actions of a wireless telephone. That is, it reads individual names of a program from a memory and interprets them, decides the type of transaction required for each data and executes them, and determines commands to be executed next. Said microprocessor is comprised of a register 101, an arithmetic unit 102, and a controller 103. Said devices are inter-connected, and also

connected with an I/O port and a memory by a data bus. Said register 101 is a small memory that stores data and is used during program execution and can perform high speed access. In addition, according to the example of the present invention, a variable value is stored when said data of 16 bits or higher are subject to an operation by an arithmetic unit 102 so that data of 16 bits or higher may be output through a data bus and an address bus in one cycle. Said arithmetic unit 102 performs arithmetic operations including addition and multiplication. In addition, it performs an arithmetic operation on said data of 16 bits or higher so that data of 16 bits or higher may be output through a data bus and an address bus in one cycle according to the example of the present invention. Said controller 103 interprets commands and controls flow of data among individual units in a wireless telephone required to execute them. In addition, it controls said register 101 and arithmetic unit 102 so that data of 16 bits or higher may be output through a data bus and an address bus in one cycle according to the example of the present invention.

A memory 120 may be comprised of program memories and data memories. Said program memory may store programs to control general operations of a wireless telephone, and said data memory performs a function to store data generated from performing said programs temporarily. In addition, it is used by said microprocessor and memorizes commands or data of the microprocessor. Said memory includes RAM (Random Access Memory) and ROM (Read Only Memory).

A display part 130 displays the key manipulation status of a user while a call function is performed and the status on performance under control of the microprocessor 100. In addition, it can access based on data of 16 bits or more according to the example of the present invention and receives data of 16 bits or more and displays them in one cycle based on the data bus and address bus.

A data bus 140 is a two-way signal line used for data transfer among said microprocessor, memory, and input/output. An address bus 150 connects said microprocessor 100 with the memory 120 to transmit a memory address or transmits remaining bits to said display part 130 when said data bus 140 transmits 16-bit data to the display part. A diode 160 is installed in the address bus 151 that transmits data so that said microprocessor 100 may be prevented from reading data from said display part 130 through the address bus 151 to which data are transmitted. A key input part 170 is furnished with various keys and function keys that are used to enter numbers and text information.

Examining the operation that data of 16 bits or more are transmitted on the display part 130 in a wireless telephone referring to Figure 1 above, an address bus 151 is that is not used during data transmission or appropriate for timing is optionally set up at the display part of the address bus 150, and a diode is installed to prevent leakage current generated by a reverse voltage.

Based on manipulation of the key input part 170, the address information of the memory with data to be output on the display part

130 is entered into the address 150. A decoder at said microprocessor 100 selects the address of the memory entered at said address 150 and outputs data of the selected address to a data buffer of the microprocessor 100 through a buffer of said memory 120. The controller 103 of said microprocessor controls the register 101 and arithmetic unit 102 so that they may separate the data of 16 bits or higher stored in said data buffer into lower data of 16 bits to be transmitted by the data bus and remaining upper bits to be transmitted by the address bus. Said data bus 140 and address bus 150 simultaneously transmit data of 16 bits or higher to the display part 130.

Figure 2 is a flow diagram in which a data bus and an address bus simultaneously transmit data during data transmission to the display part of a wireless telephone according to an example of the present invention. In the example of Figure 2 above, an address bus that transmits data of 18 bits, 0x20FFF, to display 260k colors on the display part in a wireless telephone whose chip selection (CS) is available from 0X00000 to 0x0FFF and transmits data of $A_2 \sim A_3$ from the address bus $A_0 \sim A_{17}$ is described. For the address bus that transmits said bus, an address bus that is not being used or appropriate for timing while a data bus transmits data to a display part may be selected.

In the following is described the example of the present invention in detail referring to Figure 1.

In the step 200 manipulation of the key input part 170 enters address information of the memory to be output to the display part into the address $A_0 \sim A_{17}$ 150. In the step 210 said microprocessor 100 selects the address entered in said address $A_0 \sim A_{17}$ 150 from the memory 120. Data for the address of the memory 120 selected is output to the data buffer of the microprocessor 100 through the buffer of said memory 120 in the step 220.

In the step 230, the data 0x2FFF of 18 bits that have been stored in the data buffer in said step 220 is stored in the variable A of the register 101. In the step 240 the controller 103 controls /4 the register 10 and arithmetic unit 102 and performs an arithmetic operation on 0x2FFF stored in the variable A of the register 101 in said step 230. First, a shift operation is performed on 0x2FFF by 15 to the right to remove the lower 16 bits of 0x0FFF. To match the remaining 2 bits of 0x2 with the address $A_2 \sim A_{15}$ 151, a shift operation is performed by 2 to the left. Then a logical sum operation is performed with Addr, the address value of said address $A_2 \sim A_3$, before storing in the variable B of the register.

In the step 250, both the lower 16-bit data 0x0FFF that has resulted from logical multiplication between 0x20FFF stored in the variable A in said step 230 and the maximum of the memory chip with the data to be output to the display part 130 and the data stored in the variable B in said step 240 are sent as output simultaneously.

Said step 250 continues with the step 260, wherein the data

stored in the variable B in said step 240, and the lower 16-bit data of 0x0FFF are respectively transmitted through the address bus $A_2 \sim A_3$ 151 and data bus 140 to the display part 130 and displayed simultaneously.

Since the address bus 150 is exclusively used for output, leakage current is generated by a reverse voltage if data are read. Therefore, the diode 160 installed in the address bus $A_2 \sim A_3$ 151 that transmits data prevents said microprocessor 100 from reading data from said display part 130 through the address bus $A_2 \sim A_3$ 151 transmitting data.

However, the diode 160 may be removed if the microprocessor does not need to read the display part 130 or if the data ($D_{16} \sim D_{17}$) of the display part is a port for reading only.

Figure 3 is a drawing showing the method by which the microprocessor of the wireless telephone intended to remove leakage magnetic field reads data from its display part according to an example of the present invention.

When said microprocessor 100 performs read access to said display part 130 through the address bus $A_2 \sim A_3$ 151 in a logic high state, the data ($D_{16} \sim D_{17}$) to be output through said address bus $A_2 \sim A_3$ 151 would be output as logic low or logic high.

At this time, it will not present any problems if said data ($D_{16} \sim D_{17}$) are output as logic high. However, if they are output as logic low, the phenomenon that the address bus $A_2 \sim A_3$ 151 that has been

output as logic high is forced to become logic low takes place, which causes leakage current and abnormal operation.

Figure 3 shows how it is prevented, and when the microprocessor 100 reads data from the display part 130, said microprocessor 100 designates the data of the address ($A_2 \sim A_3$) 0x20000 to read in the step 300. The data of said address ($A_2 \sim A_3$) selected, 0x20000, are stored in the variable C of the register 101 in the step 301. The controller 103 controls the register 101 and arithmetic unit 102 in the step 302 and performs a logical multiplication operation between the address ($A_2 \sim A_3$) data 0x20000 stored in the variable C of the register 101 in said step 301 and 0x0FFF3 to turn the value of said address ($A_2 \sim A_3$) into '0.'

When the address bus $A_2 \sim A_3$ 151 is output as logic low for its address as in the above, normal operations may be carried out regardless of whether read output of the display part 130 is logic low or logic high.

Effects of the Invention

That is, the present invention described above can increase the speed of screen output without reconfiguring for data bus expansion by transmitting data of 16 bits or higher through a data bus and an address bus in one cycle.

In addition, it can effectively prevent leakage current due to a reverse voltage that is incurred by data reading through the address bus transmitting said data by installing a diode in the address bus

transmitting data.

(57) Claims

Claim 1.

A device for transmitting data in a wireless telephone comprising, a register that can store data, be used during program execution, and perform high speed access, an arithmetic unit that performs arithmetic operation and logical operation, a controller /5 that controls flow of data among units in a computer required to translate and execute commands, a microprocessor in which only 8-bit or 16-bit data can be used for input/output (I/O), a memory in which programs and data processing a program are stored, a display part that can be accessed with 16-bit or higher data, a data bus that is a two-way signal line used for data transmission among said microprocessor, memory, and I/O, and an address bus that connects said microprocessor and memory to transmit memory addresses and transmits data to said display part together with said data bus, and a diode that is installed at an address bus transmitting said data.

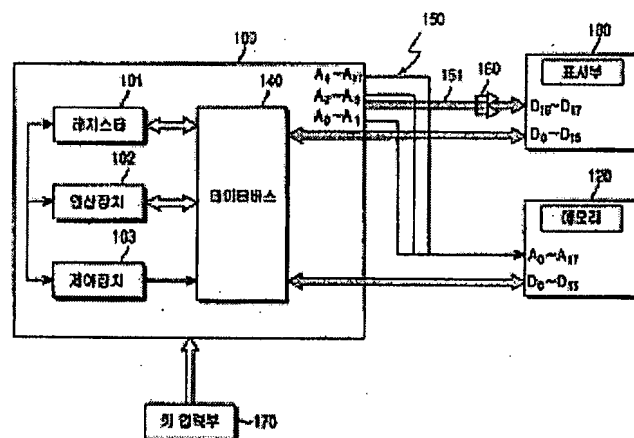
Claim 2.

A method for transmitting data of 16 bits or higher in a wireless telephone comprising, a process in which address information of the memory with the data output is entered, a process in which data applicable to said address information of the memory entered is selected, a process in which said selected data of 16 bits or higher are sent as output to a buffer, a process in which said data of 16

bits or higher sent to a buffer as output are stored in a variable A, a process in which a shift operation is used to remove lower 16-bit data from the data of 16 bits or higher stored in said variable A, remaining upper bit data are matched with an address bus to which data will be transmitted, and a logical operation with an address value with which said data will be transmitted, is carried out and stored in a variable B, and a process in which data of 16 bits or higher stored in said variable A and the maximum value of the memory chip with data output are subject to a logical multiplication operation, and resulting lower 16-bit data are transmitted to a display part through a data bus, while the data stored in said variable B are transmitted simultaneously to a display part through the address bus to which data will be transmitted.

Drawings

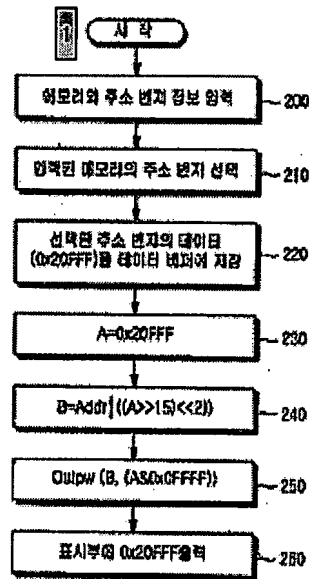
Figure 1



Key: 101)register; 102)arithmetic unit; 103)controller; 120)memory; 130)display part; 140)data bus; 170)key input part

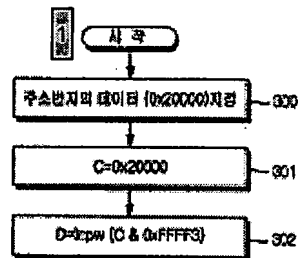
Figure 2

/6



Key: 1)BEGIN; 200)Enter address information of memory; 210)Select address of memory entered; 220)Store data of selected address (0x20FF) in data buffer; 260)Output 0x20FF on display part

Figure 3



Key: 1)BEGIN; 300)Designate data of address (0x20000)